

→ PAZCI@FRI.UNI-LJ.SI

→ ROK.CESNOVAR@FRI.UNI-LJ.SI

IZVAJANJE

P

V

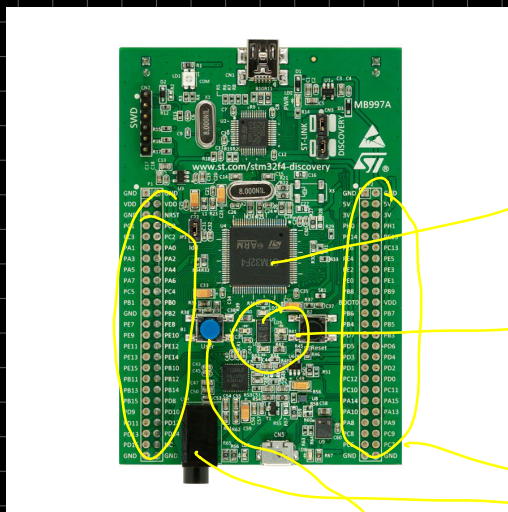
→ "HIBRIDNO"

"ONLINE"

→ posnetki do 1 teden
na spletni učilnici → 1 teden prej "dobro
kva navodila"

→ UPORABJALI DOBO 2 SISTEMA:

1. STM32 Discovery



ARM Cortex M4

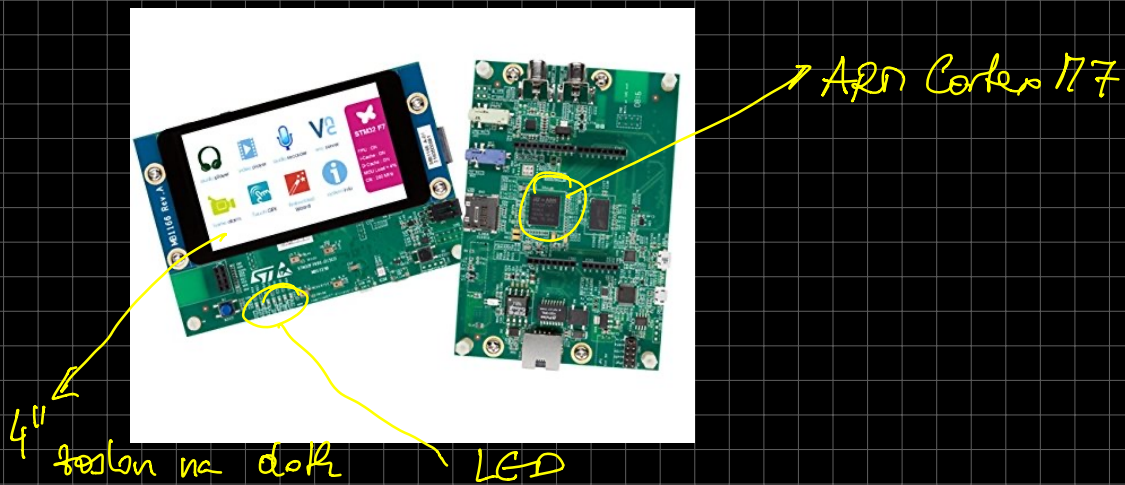
"eMbedded"
CPE

4 LOO

miniCO pinov

TIPKE

2. ST07 F7 discovery



PROJEKTOVANIE: BONO V C + malo v ASM

→ KAS PRICAKUJES OD UAS

1. REDNO OBISKUJES PREDAVANIA

2. REDNO OBISKUJES UASE

3. ODDAJES NALOSE

↳ ne preverjas autorit

↳ z ODDAJO (BJAVLJATE, DA STE TO SIVI NARODILI IN DA TO ZNAJE

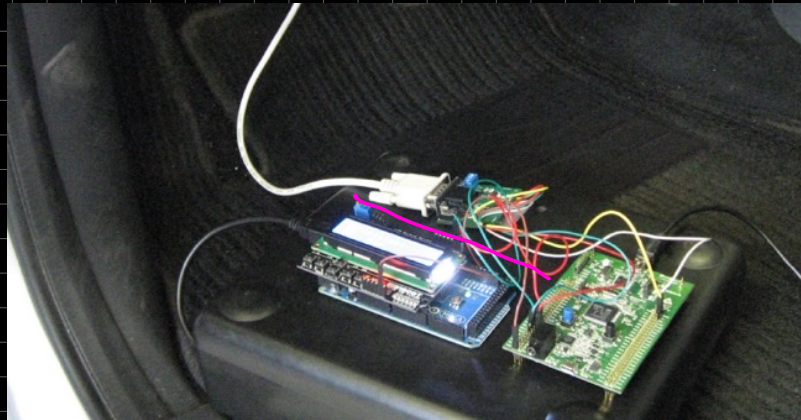
4. IZDELATE SEMINARSKU NAZOSU

↳ konec ~ 15.11

↳ do konca leta

↳ predstavitel: po NOVEN LETU

5. USTNI RPIT



ARM Cortex - M

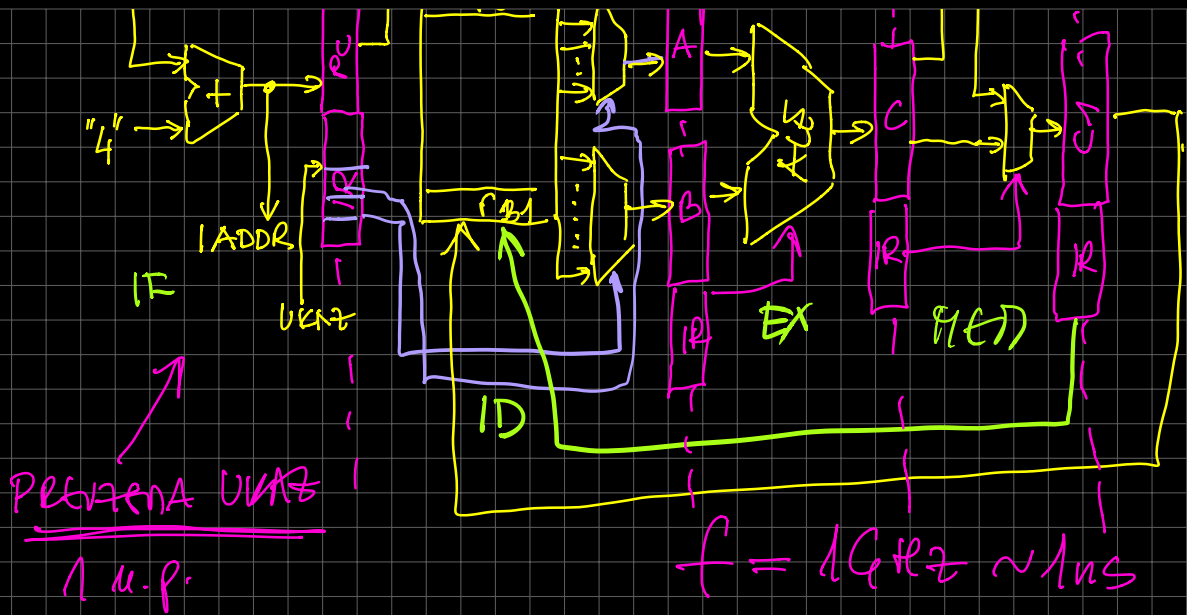
- ARM je "featureless" podjetje
- nastopijo CPE
- RISC Machines

1. LOAD/STORE arhitektura

- ↳ le LOAD in STORE deli imajo pomembne operande
- ↳ Arhitektura - logični deli so
- Ažuracijski register (takojšnji)
- "CEVUOD"

2. Vsi OKANI SO SVETLO DOLEGI

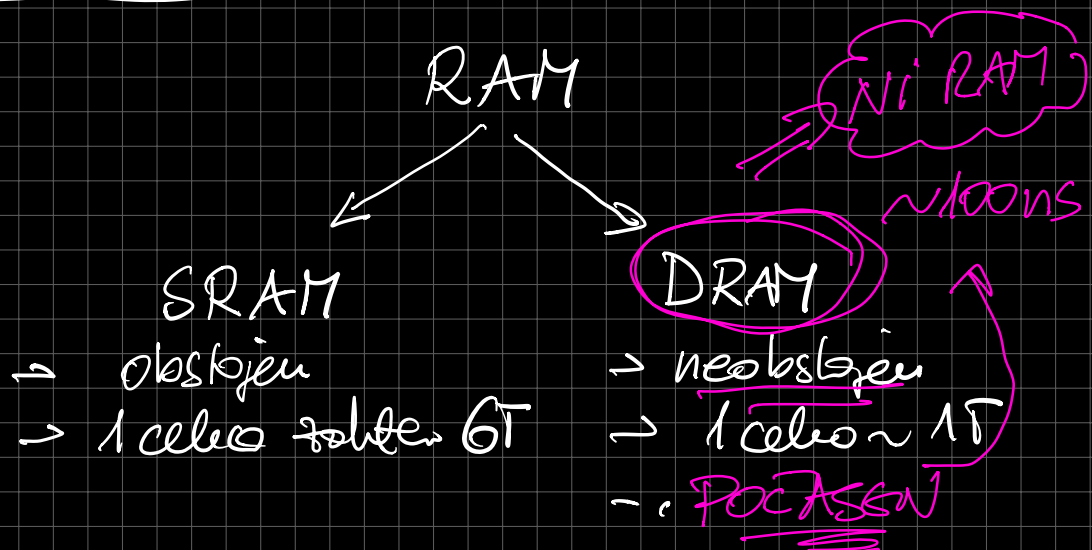




3. REDUCIRAN NABOR NADNOV KASCAVANJE

- rep-reg -
- holjenje -
- BAZO - LOAD/STORE

4. ORDOVANJE REGISTRA NIT



DRAM je $\sim 10-100\times$ manjši od SRAMa

SRAM celice (1 bit) $\approx 0.2 \mu\text{m}^2$

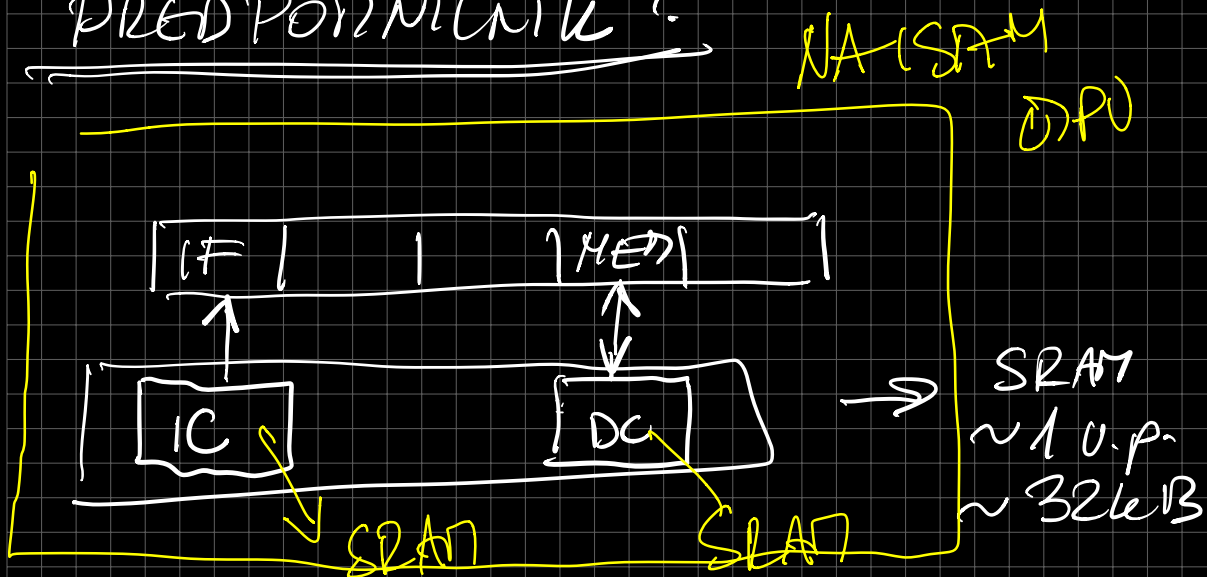
$$1 \text{ GB} \Rightarrow 10^9 \cdot 8 \cdot 0.2 \mu\text{m}^2$$

$$\rightarrow 10^9 \cdot 2 \mu\text{m}^2$$

$$= 10^9 \cdot 2 \cdot 10^{-4} \text{ cm}^2$$

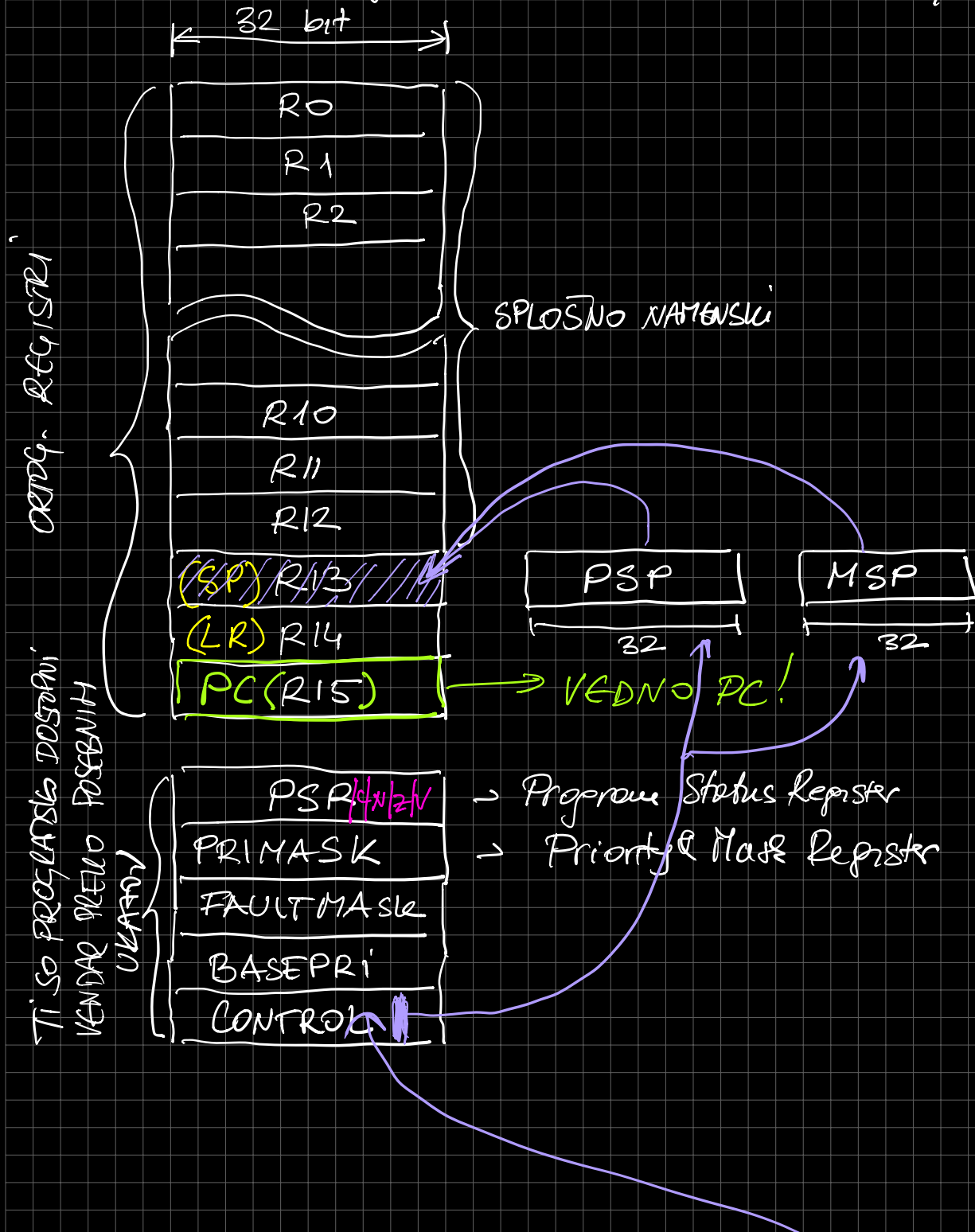
$$= 10^5 \cdot 2 \text{ cm}^2$$

PREDPODNIK?



PRIDNA GOSPODINJA

PROGRAMSKI MODEL JEDRA ARM Cortex M-4/7



NAČINI DELOVANJA

PRIVILEGIRANI

NEPRIVILEGIRANI

~~PROBLASLO~~

→ programi ne more

1. dostopati do

CR

2. dostopati do

nekateri evot

sistema

PROSLASLO

W

NEKATERE IZJEMNE PRILUPTI